

7-PORT Non-blocking Optical Router Design and Efficient Routing Algorithm in 3D Mesh Optical Network on Chip

Sanaz Asadinia^{1*}, Elham Yaghoubi², Mostafa Sadeghi³

¹Department of Computer Engineering, Isf.C., Islamic Azad University, Esfahan, Iran

²Department of Computer Engineering, Na.C., Islamic Azad University, Najafabad, Iran

³Department of Computer Engineering, Isf.C., Islamic Azad University, Esfahan, Iran

Received: 10 August 2025, Revised: 03 November 2025, Accepted: 10 February 2026
Paper type: Research

Abstract

In recent years, three-dimensional Networks-on-Chip (3D NoCs) have been recognized as an effective solution to overcome the bandwidth limitations of electrical interconnects in multi-core processors. The adoption of optical communication technologies in these networks has significantly enhanced the performance of multi-core architectures. In 3D Optical NoC structures, 4-port and 5-port routers are typically deployed at the network corners, while 6-port and 7-port routers are employed for data transmission across the network. In this paper, we propose a non-blocking 7-port optical router based on microring resonators. The proposed router achieves substantial reductions in power consumption and energy loss by minimizing the number of optical switching elements. Furthermore, a novel routing algorithm is introduced, aiming to determine the optimal data path while reducing energy dissipation and power consumption for 3D Optical NoCs. This algorithm is implemented on the proposed router and dynamically selects the most efficient path between the source and destination processing cores by leveraging the router's architecture and rotational models, ensuring minimal energy and power usage compared to other available paths. The evaluation of energy loss and power consumption parameters has been conducted through simulations on the Omnet++ platform. The obtained results demonstrate that the proposed design significantly improves the performance of 3D Optical NoCs compared to existing architectures.

Keywords: 3D Optical Network-on-Chip (3D ONoC), Optical Router, Microring Resonator, Insertion Loss, Power Consumption.

* Corresponding Author's email: sanazasadinia@iau.ac.ir

طراحی روتر نوری غیربلاک هفت پورت و ارائه الگوریتم مسیریابی موثر در شبکه بر تراشه نوری سه بعدی

ساناز اسدی نیا^{۱*}، الهام یعقوبی^۲، مصطفی صادقی^۳

^۱ دانشکده مهندسی کامپیوتر، واحد اصفهان، دانشگاه آزاد اصفهان، اصفهان، ایران
^۲ دانشکده مهندسی کامپیوتر، واحد نجف آباد، دانشگاه آزاد نجف آباد، اصفهان، ایران
^۳ دانشکده مهندسی کامپیوتر، واحد اصفهان، دانشگاه آزاد اصفهان، اصفهان، ایران

تاریخ دریافت: ۱۴۰۴/۰۵/۱۹ تاریخ بازبینی: ۱۴۰۴/۰۸/۱۲ تاریخ پذیرش: ۱۴۰۴/۱۱/۲۱
نوع مقاله: پژوهشی

چکیده

شبکه بر تراشه‌های سه بعدی در سال‌های اخیر، به‌عنوان یک راه حل بهینه برای غلبه بر محدودیت پهنای باند اتصالات الکتریکی در پردازنده‌های چند هسته‌ای مورد توجه محققان قرار گرفته است. استفاده از تکنولوژی ارتباطات نوری در این شبکه‌ها، در معماری‌های چند هسته‌ای افزایش کارایی را به همراه داشته است. در ساختار شبکه‌های نوری روی تراشه سه بعدی از روترهای ۴ و ۵ پورت در گوشه‌های شبکه نوری و برای انتقال داده‌ها در این نوع شبکه از روترهای ۶ و ۷ پورت استفاده می‌شود. در این مقاله، روتر نوری غیرانسدادی ۷ پورت مبتنی بر ریزحلقه تشدیدگر ارائه شده است. روتر پیشنهادی توانسته است با کاهش تعداد عناصر سویچینگ نوری، توان مصرفی و اتلاف انرژی را به طور قابل ملاحظه‌ای کاهش دهد. همچنین در این مقاله یک الگوریتم مسیریابی جدید با هدف یافتن بهترین مسیر با در نظر گرفتن کاهش اتلاف انرژی و توان مصرفی برای شبکه بر تراشه‌های نوری سه بعدی پیشنهاد شده است. این الگوریتم بر روی روتر پیشنهادی اجرا شده است که می‌تواند بهترین مسیر میان هسته‌های پردازشی مبدا و مقصد را با توجه به معماری روتر نوری پیشنهادی و با استفاده از مدل‌های چرخشی به گونه‌ای انتخاب کند که کمترین اتلاف انرژی و توان مصرفی را نسبت به بقیه مسیرها داشته باشد. ارزیابی پارامترهای اتلاف انرژی و توان مصرفی با استفاده از شبیه‌سازی که بر روی بستر نرم‌افزار Omnet++ نصب می‌شود انجام شده است. نتایج حاصل از شبیه‌سازی نشان‌دهنده بهبود کارایی شبکه بر تراشه نوری سه بعدی نسبت به شبکه‌های موجود می‌باشد.

کلیدواژه‌گان: شبکه بر تراشه نوری سه بعدی، مسیریاب نوری، میکروروینگ رزوناتور، اتلاف، توان مصرفی

۱- مقدمه

با روی کار آمدن کامپیوترهای چند هسته‌ای و ورود مقیاس ترانزیستورها به مقیاس نانومتری، سیستم‌های چند پردازنده‌ای در یک تراشه برای حفظ رشد عملکرد خود ناچار به استفاده از پردازش موازی می‌باشند. شبکه بر تراشه برای ارائه تقاضای پهنای باند بالاتر در پردازنده‌های چند هسته‌ای از موازی‌سازی استفاده می‌کند. موارد ذکر شده با استفاده از اتصالات الکتریکی روی تراشه قابل پیاده‌سازی نمی‌باشد. همچنین بر اساس تحقیقات JTRS، به‌منظور غلبه بر محدودیت‌های اتصال در تراشه‌های سنتی از شبکه بر تراشه نوری به‌عنوان بهترین جایگزین کاربردی یاد شده است [۱] تا [۳].

امروزه از فناوری نوری به‌عنوان یک راه حل مناسب و کاربردی برای اتصالات روی تراشه با کارایی بالاتر و با هدف کاهش چالش‌های مختلف پیاده‌سازی استفاده می‌شود [۳]. در ادامه نیز برای غلبه بر موانع در مقیاس اتصالات، تکنولوژی‌های سه بعدی به‌عنوان یکی از راه‌های کارآمد معرفی و مورد تحقیق قرار گرفته است.

شبکه بر تراشه نوری سه بعدی^۱ فناوری نوظهور و حاصل ترکیب فناوری سه بعدی نوری با شبکه بر تراشه نوری می‌باشد. به طوری که شبکه‌های بر تراشه نوری^۲ امکان پیاده‌سازی پهنای باند ارتباطی بسیار بالا و در حد ترابیت در ثانیه^۳ (Tbps) را به طراحان می‌دهند [۴] تا [۶]. در میان فناوری‌های سه بعدی موجود، TSV^۴ کارآمدترین نوع فناوری معرفی شده است. با استفاده از آن امکان مجتمع شدن چندین لایه به همراه اتصالات مستقیم عمودی که از طریق آنها تونل می‌شوند در یک تراشه سه بعدی مبتنی بر TSV وجود خواهد داشت [۵] و [۶].

مزیت شبکه بر تراشه نوری سه بعدی نسبت به شبکه بر تراشه سه بعدی این است که در شبکه‌های نوری بعد از اتصال نوری بسته داده بدون بافر انتقال داده می‌شود که توان مصرفی بی‌تاثیر از فاصله انتقال می‌شود و مشکل توان مصرفی اتصالات الکتریکی را تا حدود زیادی حل می‌نماید. یکی دیگر از این مزیت‌ها این است که اتصالات نوری می‌تواند داده‌های با طول موج مختلف را به صورت موازی روی یک موجبر منتقل کند که این انتقال با پهنای باند بالا قابل مقایسه با همه اتصالات الکتریکی نمی‌باشد [۴] تا [۹].

بخش اصلی در شبکه بر تراشه‌های نوری ساختار روتر نوری است

که تاثیر بسزایی در بازدهی انتقال کل شبکه دارد. علاوه بر این، میکروریزینگ رزوناتورها و موجبرهای نوری اجزای مهمی هستند که هم در معماری و هم کمیت عملکرد روتر نوری تاثیرگذار هستند. بنابراین طراحی روتر نوری بسیار مهم است [۳].

در این مقاله، ما یک روتر ۷*۷ بمنظور مسیریابی در مش سه بعدی، بر مبنای شبکه بر تراشه نوری پیشنهاد می‌کنیم. روتر پیشنهادی بر مبنای میکروریزینگ‌های سیلیکون و غیر بلاک می‌باشد. روتر پیشنهادی با استفاده کامل از خصوصیات مسیریابی dimension-order تعداد میکروریزینگ‌ها را به حداقل می‌رساند و تعداد موجبرهای متقاطع درون سویچ را کاهش می‌دهد.

ادامه این مقاله به این شرح است که در بخش دوم به معرفی مفاهیم پایه شامل توپولوژی سه بعدی استفاده شده در این مقاله و اجزای اصلی در شبکه‌های نوری و تشریح مدل‌های چرخشی و نحوه عملکرد آنها پرداخته می‌شود. در ادامه، روتر نوری ۷-پورت که در توپولوژی سه بعدی در شبکه بر تراشه نوری برای کاهش اتلاف انرژی و توان مصرفی ارائه شده‌اند مرور می‌شود. در بخش سوم روتر پیشنهادی جدید را شرح می‌دهیم و همچنین به تشریح الگوریتم مسیریابی پیشنهادی نیز می‌پردازیم. بخش چهارم نتایج شبیه‌سازی در این قسمت ارائه می‌شود و ارزیابی روش پیشنهادی از طریق مقایسه با نتایج روترهای قبلی بیان می‌شود. بخش پنجم شامل نتیجه‌گیری می‌باشد.

۲- مفاهیم اصلی

امروزه بسیاری از محققان بر استراتژی مسیریابی و تجزیه و تحلیل عملکرد شبکه بر تراشه نوری و انواع توپولوژی‌ها متمرکز هستند، که از میان این مباحث ساختار روتر نوری تاثیر قابل توجهی بر بازدهی انتقال کل شبکه را دارد [۱۰] تا [۱۳].

۲-۱- اجزای سوئیچینگ نوری^۵

یک OSE از میکروریزینگ رزوناتور و موجبر تشکیل شده و به‌عنوان بخش اصلی از روتر نوری معرفی می‌شود.

شکل ۱ حالات مختلف سوئیچ در روترهای نوری را نشان می‌دهد. مطابق این شکل روتر نوری شامل 1*2 Parallel OSE، 2*2 Cross

⁴ Through Silicon Via

⁵ Optical Switching Elements (OSE)

¹ 3D Optical Network on Chip

² 3D Network on Chip

³ Terabits per second

OSE و 1*2 Cross OSE می‌باشد [۱۴] تا [۱۶].

- 2 × 2 cross switch: مطابق شکل ۱(c) این سویچ نوری از دو میکروریزینگ رزوناتور و دو موجبر متقاطع تشکیل شده است که دارای دو حالت on-state و off-state می‌باشد. سیگنال نوری که به پورت ورودی تزریق می‌شود دو میکروریزینگ off-state را می‌گذراند و از موجبرهای متقاطع به پورت through می‌رود. در صورتی که میکروریزینگ on-state باشد، بدون گذر از موجبر متقاطع به پورت drop هدایت می‌شود. این مکانیسم امکان کنترل دقیق مسیر سیگنال نوری را فراهم می‌کند و عملکرد سویچ نوری را بهینه می‌سازد [۱۷].
- 1 × 2 cross switch (far): مطابق شکل ۱(d) در طراحی این سویچ نوری از یک میکروریزینگ رزوناتور و دو موجبر نوری متقاطع تشکیل شده است و دارای دو حالت on-state و off-state می‌باشد. با این حال، برای انتقال سیگنال از پورت ورودی به پورت drop، همان‌طور که در شکل ۱(d) نشان داده شده است، سیگنال ابتدا از موجبرهای متقاطع عبور کرده و سپس به میکروریزینگ متصل می‌شود. پس از آن، برای بار دوم از موجبرهای متقاطع عبور کرده و در نهایت به پورت drop وارد می‌شود. در این حالت، سیگنال دو بار از موجبرهای متقاطع عبور می‌کند، که این فرآیند باعث ایجاد مسیری پیچیده‌تر اما کنترل شده برای انتقال نور می‌شود [۱۷].

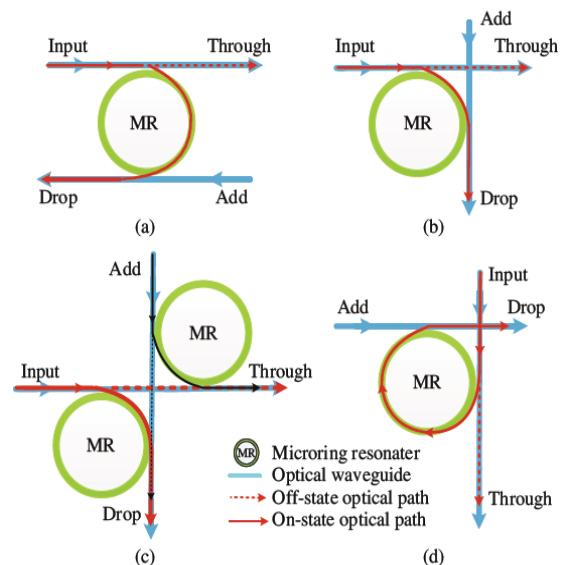
۲-۲- توپولوژی مش سه بعدی

امروزه با استفاده از فناوری Through Silicon Via (TSV)، امکان توزیع منابع و گره‌های مسیریابی در لایه‌های مختلف فیزیکی یک تراشه فراهم شده است. این پیشرفت امکان ادغام و به‌کارگیری تعداد بیشتری از هسته‌ها را در یک تراشه مهیا می‌کند. به لطف توسعه فناوری TSV، شبکه‌های بر تراشه نوری سه بعدی قادر به برقراری ارتباط عمودی بین چندین لایه هستند، به‌گونه‌ای که هر دو نوع اتصال عمودی و مسطح می‌توانند در یک پکیج مجتمع شوند. توپولوژی شبکه‌های بر تراشه نوری سه بعدی به‌صورت یک شبکه مش سه‌بعدی ۳*۳*۳ در شکل ۲ نشان داده شده است. این ساختار امکان افزایش کارایی و انعطاف‌پذیری در طراحی تراشه‌های پیشرفته را فراهم می‌کند [۱۶].

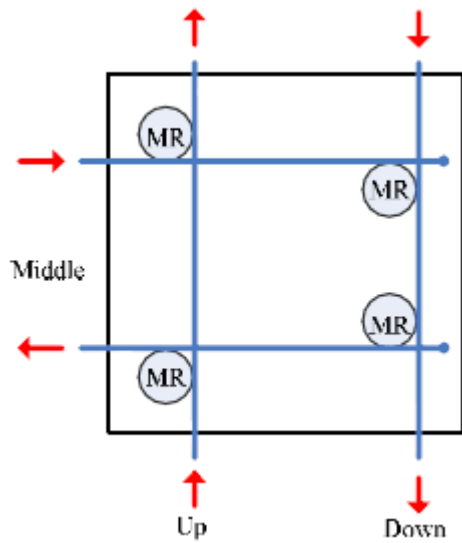
در توپولوژی مش سه‌بعدی، این ساختار از دو نوع روتر نوری بهره می‌برد:

- روتر نوری درون‌لایه‌ای (intra-layer)
- روتر نوری عمودی (vertical)

- 1 × 2 parallel switch: برای طراحی و ایجاد این سویچ نوری از یک میکروریزینگ رزوناتور به همراه دو موجبر موازی مطابق شکل ۱(a) استفاده شده است. این سویچ دارای دو حالت است، هنگامی که طول موج سیگنال با طول موج رزونانس میکروریزینگ یکسان است حالت on-state می‌باشد. هنگامی که میکروریزینگ رزوناتور در حالت on-state است به میکروریزینگ متصل شده و به پورت drop منتقل می‌شود. همچنین هنگامی که طول موج سیگنال با طول موج رزونانس میکروریزینگ یکسان نیست حالت off-state می‌باشد. در این حالت، سیگنال نور تزریق شده به پورت ورودی، بطور مستقیم به پورت خروجی منتقل می‌شود [۱۷].
- 1 × 2 cross switch (near): این سویچ نوری مطابق شکل ۱(b) از یک میکروریزینگ رزوناتور و دو موجبر متقاطع تشکیل شده و دارای دو حالت on-state و off-state می‌باشد. هنگامی که سیگنال نوری به پورت ورودی تزریق می‌شود و میکروریزینگ در حالت off-state باشد سیگنال از طریق موجبرهای متقاطع به پورت through هدایت می‌شود اما اگر میکروریزینگ در حالت on-state باشد سیگنال بدون عبور از موجبر متقاطع، مستقیماً به پورت drop منتقل می‌گردد. این طراحی امکان کنترل دقیق و کارآمد مسیر سیگنال نوری را فراهم می‌کند و از این رو در کاربردهای مختلف فوتونیک بسیار مورد توجه قرار می‌گیرد [۱۷].



شکل ۱. حالات مختلف سویچ در روترهای نوری [۱۷]



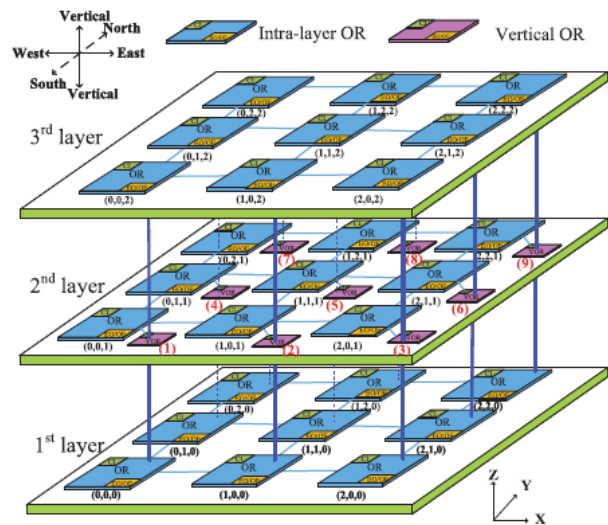
شکل ۳. ساختار روتر نوری عمودی [۱۸]

در این ساختار، روترهای نوری در لایه داخلی بر اساس آدرس (x, y, z) لیبل‌گذاری می‌شوند که مقادیر آن‌ها در محدوده $0 \leq x, y, z \leq 2$ قرار دارند و در یک فضای سه‌بعدی سازمان‌دهی شده‌اند. از سوی دیگر، روترهای نوری عمودی با استفاده از k ، که در محدوده $0 \leq k \leq 8$ قرار دارد لیبل‌گذاری می‌شوند. برای انتخاب مسیر در شبکه بر تراشه نوری سه‌بعدی، از ترتیب ابعاد XYZ استفاده می‌شود. به دلیل عدم امکان ذخیره‌سازی داده‌های نوری، در این توپولوژی از اتصالات هیبریدی^۶ استفاده می‌شود.

شبکه مش سه بعدی در شبکه بر تراشه نوری پیشنهاد شده از مدار سوئیچینگ^۷ بهره می‌برد. در این روش، قبل از انتقال داده‌ها، یک مسیر نوری از مبدا به مقصد رزرو می‌شود. برای این منظور، ابتدا یک بسته کنترل در شبکه الکترونیکی ارسال می‌شود تا مسیر را رزرو کند. پس از تنظیم مسیر، داده‌ها در امتداد مسیر نوری رزرو شده منتقل می‌شوند. این روش انتقال نوری با سرعت بالا انجام می‌شود و نیازی به ایجاد بافر در روترهای میانی ندارد، که این امر باعث کاهش تأخیر و افزایش کارایی شبکه می‌شود [۱۶].

۲-۳- الگوریتم‌های مدل چرخشی

در انتقال بسته‌ها، زمانی که همه‌ی بسته‌ها منتظر می‌مانند تا مسیریابی شوند، ممکن است بن‌بست^۸ رخ دهد. در این حالت، چندین بسته منابع مشترکی را رزرو می‌کنند و هر یک منتظر آزاد شدن منابع توسط دیگری می‌مانند. در نتیجه، بسته‌ها به دلیل



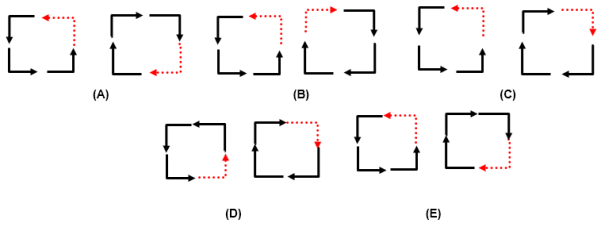
شکل ۲. ساختار توپولوژی مش سه بعدی [۱۶]

هر روتر نوری درون‌لایه‌ای (intra-layer) دارای ۶ پورت است که هر یک از آن‌ها به یک IPcore محلی متصل شده‌اند. برای انتقال داده‌ها به لایه‌های دیگر، لایه‌ی دوم به یک روتر نوری عمودی مجهز است که امکان انتقال داده‌ها را از طریق لینک‌های عمودی به دیگر لایه‌ها فراهم می‌کند. در این ساختار، هر موجبر نوری میان یک جفت از روترهای نوری در توپولوژی دوطرفه قرار گرفته است. این طراحی امکان ارتباط کارآمد و انعطاف‌پذیر بین لایه‌ها و هسته‌های مختلف را در شبکه‌های سه‌بعدی فراهم می‌کند [۱۸].

با توجه به اطلاعات توپولوژی ارائه شده در شکل ۲، روتر نوری لایه داخلی برای تبادل داده‌ها به روترهای نوری ۶ و ۷ پورت نیاز دارد. همچنین، روترهای ۴ و ۵ پورت برای استفاده در گوشه‌ها و لبه‌های شبکه مورد نیاز هستند. در بخش مرکزی توپولوژی، یک روتر ۷ پورت برای انتقال داده‌ها ضروری است. با این حال، هنگامی که تعداد لایه‌های عمودی کمتر از ۳ باشد، تعداد پورت‌های مورد نیاز در روترهای شبکه بر تراشه نوری سه بعدی را می‌توان با افزودن روترهای نوری عمودی کاهش داد. ساختار روتر نوری عمودی که برای انتقال داده‌های بین‌لایه‌ای استفاده می‌شود، مطابق شکل ۳ است. این روتر نوری عمودی دارای سه پورت به نام‌های UP, Down, Middle می‌باشد که امکان ارتباط عمودی بین لایه‌های مختلف را فراهم می‌کند. این طراحی انعطاف‌پذیری لازم برای مدیریت کارآمد داده‌ها در شبکه‌های سه بعدی را ایجاد می‌کند [۱۸].

⁸ deadlock

⁶ optoelectronic
⁷ circuit switching



A) West-First, B) North-Last, C) Negative-First, (D) Odd-even (even column), E) Odd-even (odd column)

شکل ۴. محدودیت‌های چرخش در الگوریتم مسیریابی [۲۰]

در این بخش، مهم‌ترین و پرکاربردترین روترهای نوری مبتنی بر میکروریزینگ رزوناتور که در شبکه بر تراشه نوری سه بعدی استفاده شده‌اند، مورد بررسی قرار می‌گیرند. این روترها با بهره‌گیری از فناوری‌های پیشرفته، امکان انتقال داده‌ها با سرعت بالا و تأخیر کم را فراهم می‌کنند و نقش به‌سزایی در بهبود عملکرد شبکه‌های نوری روی تراشه ایفا می‌نمایند [۲۳].

در سال ۲۰۰۸، A.W. Poon و همکارانش یک روتر نوری crossbar کاملاً متصل و غیربلاک مبتنی بر میکروریزینگ رزوناتور 7×7 پیشنهاد دادند. این روتر نوری از ۴۹ عدد میکروریزینگ رزوناتور و ۶۷ عدد موجبر متقاطع تشکیل شده بود. این طراحی امکان اتصال کامل و بدون انسداد بین پورت‌های ورودی و خروجی را فراهم می‌کرد و به عنوان یک راه‌حل پیشرفته در حوزه شبکه‌های نوری بر تراشه مطرح شد [۱۵].

در سال ۲۰۰۹، Huaxi Gu و همکارانش با ترکیب ویژگی‌های الگوریتم مسیریابی XYZ، یک روتر نوری crossbar غیربلاک 7×7 جدید ارائه دادند. این طراحی نوآورانه تعداد میکروریزینگ‌های مورد نیاز برای شبکه مش سه بعدی در شبکه بر تراشه نوری را به ۳۰ عدد و تعداد موجبرهای متقاطع را به ۴۷ عدد کاهش داد. این بهبود چشمگیر در کاهش منابع مورد نیاز، باعث افزایش کارایی و بهینه‌سازی ساختار روتر نوری شد [۲۴].

هر دو این تحقیقات گام‌های مهمی در جهت توسعه روترهای نوری کارآمد و کم‌مصرف برای شبکه‌های نوری روی تراشه برداشتند و به پیشرفت فناوری‌های ارتباطی نوری کمک شایانی کردند.

در سال ۲۰۱۳، Yaoyao Ye و همکارانش یک ساختار روتر نوری غیربلاک 6×6 و 7×7 طراحی کردند که با استفاده از ویژگی‌های dimension-order، تعداد میکروریزینگ‌ها و موجبرهای متقاطع درون سویچ را کاهش می‌داد. آن‌ها یک طرح بهینه برای مش سه بعدی در شبکه بر تراشه نوری پیشنهاد کردند که در آن طرح

مسدود شدن منابع میانی، نمی‌توانند به مقصد برسند. برای مقابله با این مشکل در شبکه‌هایی که با بن‌بست مواجه هستند، از الگوریتم‌های مدل‌های چرخشی استفاده می‌شود. این الگوریتم‌ها با اعمال قوانینی خاص، انعطاف‌پذیری مسیریابی را افزایش داده و از وقوع بن‌بست جلوگیری می‌کنند. این راه‌حل به دلیل سادگی و هزینه‌ی پایین، مورد توجه قرار گرفته است. مسیریابی مدل چرخشی با اجازه‌دادن به برخی چرخش‌ها و حذف یک چرخش از هر چرخه، انعطاف‌پذیری الگوریتم را بهبود می‌بخشد. این ویژگی باعث می‌شود که این روش برای شبکه‌های نوری روی تراشه و ارتباطات نوری با توان بالا بسیار مناسب باشد [۱۹] و [۲۰].

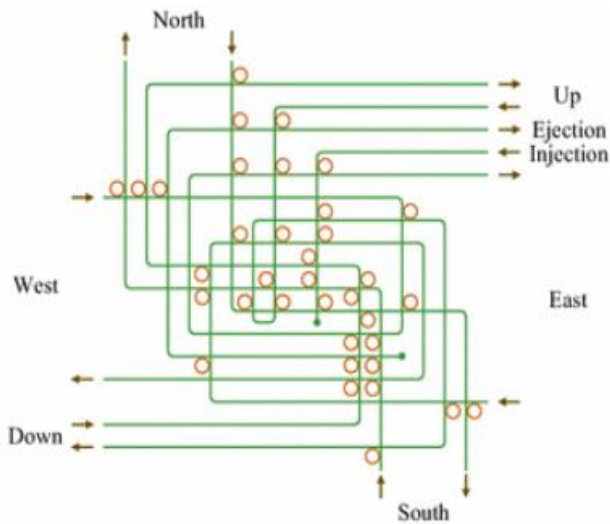
در یک شبکه نوری دو بعدی روی تراشه، یک سیگنال نوری می‌تواند در یکی از چهار جهت شمال، جنوب، شرق و غرب حرکت کند. با تغییر جهت حرکت سیگنال، مدل‌های چرخشی مختلفی مانند West-First، North-Last، Negative-First و Odd-even ایجاد می‌شوند. جهت حرکت در این مدل‌ها می‌تواند در جهت عقربه‌های ساعت، خلاف جهت عقربه‌های ساعت یا بر اساس ستون‌های زوج و فرد تعیین شود [۲۰].

شکل ۴ محدودیت‌های چرخش را در این الگوریتم‌ها نشان می‌دهد [۲۰]. این محدودیت‌ها بهینه‌سازی مسیرها و جلوگیری از بن‌بست را ممکن می‌سازند و در عین حال، کارایی شبکه را بهبود می‌بخشند.

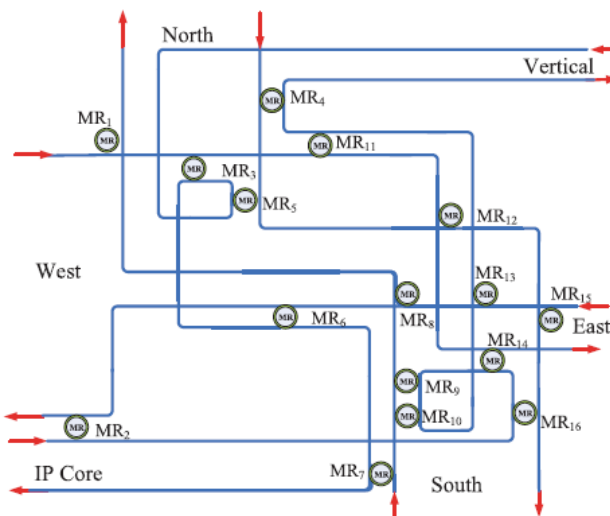
۲-۴- کارهای مرتبط

روترهای نوری به عنوان یک عنصر مهم بر روی شبکه بر تراشه‌های نوری هستند. در حوزه طراحی روتر ساختارهای مختلفی از روتر نوری بر اساس موجبرهای نوری و میکروریزینگ رزوناتور برای شبکه بر تراشه نوری سه بعدی ارائه شده است. میکروریزینگ رزوناتور یکی از سویچ‌های نوری انتخابی با طول موج گسترده در شبکه بر تراشه نوری است. روترهایی از این دسته بسیار مورد توجه محققین بوده است، که در این بخش مهم‌ترین آنها در شبکه روی تراشه نوری سه بعدی مورد بررسی قرار گرفته است. روترهای نوری به عنوان یکی از عناصر کلیدی در شبکه روی تراشه نوری نقش بسیار مهمی ایفا می‌کنند. در حوزه طراحی روترها، ساختارهای متنوعی از روترهای نوری مبتنی بر موجبرهای نوری و میکروریزینگ‌های رزوناتور برای شبکه بر تراشه نوری سه بعدی ارائه شده است. میکروریزینگ رزوناتور به عنوان یکی از سویچ‌های نوری انتخابی با طول موج، به‌طور گسترده در شبکه بر تراشه‌های نوری مورد استفاده قرار می‌گیرد. این نوع روترها به دلیل کارایی بالا و قابلیت‌های منحصر به فرد، توجه بسیاری از محققان را به خود جلب کرده‌اند [۲۱] تا [۲۲].

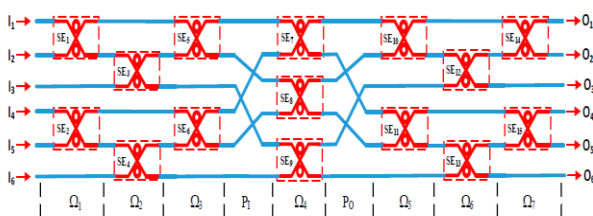
رزوناتور دارد. طرح این روتر نوری غیربلاک ۷ پورت در شکل ۷ نمایش داده شده است.



(a) روتر نوری vortex [۱۶]



(b) روتر نوری Pengxing Guo [۱۶]



(c) روتر نوری M. R. Yahya [۲۷]

شکل ۵. ساختار روتر نوری

floorplan همه‌ی روترهای نوری در یک لایه‌ی دیوایس نوری اجرا می‌شد [۲۵].

در سال ۲۰۱۶، Kexin Zhu و همکارانش یک ساختار روتر نوری غیربلاک ۷×۷ برای شبکه بر تراشه نوری سه بعدی مطابق با شکل ۵(a) پیشنهاد دادند که Vortex نامیده شد. این روتر تأخیر end-to-end و کارایی توان عملیاتی را در مقایسه با ساختار crossbar سنتی بهبود بخشید. این روتر شامل ۳۶ میکرورینگ رزوناتور و ۵۷ waveguide crossing بود.

در سال ۲۰۱۸، Pengxing Guo و همکارانش یک روتر نوری ۶×۶ غیربلاک مطابق با شکل ۵(b) پیشنهاد دادند. این روتر بطور مؤثر تعداد میکرورینگ‌های مصرف شده و موجبرهای متقاطع را کاهش داد و توانست در بدترین حالت، اتلاف را به حداقل برساند [۱۶].

در سال ۲۰۱۹، M. R. Yahya و همکارانش یک روتر نوری ۶×۶ غیربلاک با نام Honey Comb مطابق با شکل ۵(c) پیشنهاد دادند. در طراحی این روتر از اجزای سویچینگ 2*2 OSE استفاده شد. در معماری Honey Comb پیشنهادی با هدف کاهش تعداد OSE ها برای به حداقل رساندن اتلاف و توان مصرفی ارائه شد [۲۷].

این تحقیقات نشان‌دهنده‌ی پیشرفت‌های قابل توجه در طراحی روترهای نوری کارآمد و کم مصرف برای شبکه‌های نوری روی تراشه است. هر یک از این طرح‌ها با کاهش منابع مورد نیاز و بهبود عملکرد، گام‌های مهمی در جهت بهینه‌سازی شبکه‌های نوری برداشته‌اند.

در جدول ۱ بطور خلاصه روترهای بررسی شده سه بعدی از لحاظ پارامترهای تعداد سویچینگ میکرورینگ رزوناتور و تعداد waveguide crossing و نوع PSE مقایسه می‌شوند.

۳- روش پیشنهادی

۳-۱- طراحی روتر نوری جدید

در این بخش، یک روتر ۷ پورت غیربلاک مبتنی بر میکرورینگ رزوناتور برای شبکه‌های مش سه بعدی ارائه شده است. این روتر نوری با پورت‌های North، South، East، West، IP Core، Up و Down، قابلیت انتقال داده‌های دوطرفه را در شبکه‌های مش پشتیبانی می‌کند. در طراحی این روتر، تنها ۱۸ عدد میکرورینگ از نوع PSE ۱×۲ parallel به کار رفته است که در مقایسه با روترهای نوری ۷ پورت پیشین، کاهش چشمگیری در تعداد میکرورینگ‌های

جدول ۲. ویژگی‌های روترهای نوری ۶ و ۷ پورت

Router	Type of PSE	Number of micro-ring resonator	Same of I/O port physical address
6*6 Optical Router in [۱۶]	1*2 PSE	15	Yes
6*6 Optical Router in [۲۷]	2*2 PSE	12	No
7*7 Optical Router in [۲۶]	1*2 PSE	36	Yes
6*6 Optical Router in [۴]	1*2 PSE	12	Yes
7*7 Our proposed Optical Router	1*2 PSE	18	Yes

۳-۲- الگوریتم مسیریابی پیشنهادی

در این بخش، یک الگوریتم مسیریابی جدید ارائه می‌شود که با هدف ارزیابی اتلاف نوری و توان مصرفی در مسیرهای مختلف میان گره‌های مبدا و مقصد در شبکه بر تراشه نوری سه بعدی طراحی شده است. این الگوریتم به دنبال انتخاب مسیر بهینه‌ای است که کمترین اتلاف نوری و کمترین توان مصرفی را برای انتقال داده‌های نوری در لایه نوری سه بعدی داشته باشد.

با استفاده از این الگوریتم، می‌توان مسیریابی را شناسایی کرد که نه تنها از نظر انرژی بهینه‌تر هستند، بلکه کمترین میزان تضعیف سیگنال نوری را نیز به همراه دارند. این رویکرد به بهبود کارایی شبکه‌های نوری روی تراشه کمک کرده و باعث کاهش هزینه‌های عملیاتی و افزایش طول عمر سیستم می‌شود.

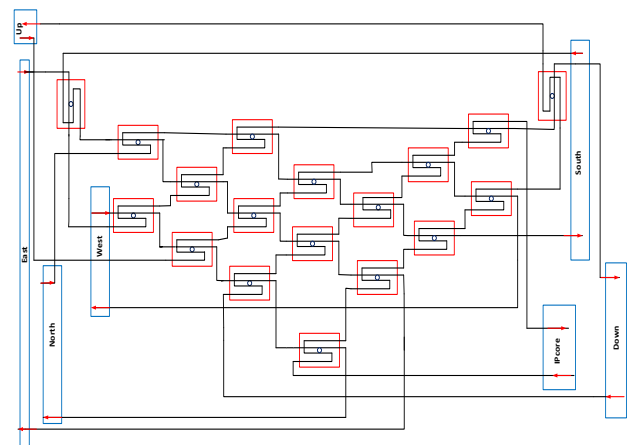
این الگوریتم با در نظر گرفتن پارامترهای کلیدی مانند اتلاف نوری، توان مصرفی و تأخیر انتقال، مسیرهای ممکن را ارزیابی کرده و بهترین گزینه را برای انتقال داده‌ها انتخاب می‌کند. این روش به ویژه در شبکه‌های پیچیده سه بعدی که نیاز به مدیریت کارآمد منابع و انرژی دارند، بسیار مفید و کاربردی است.

این الگوریتم مسیریابی بر روی روتر ۷ پورت پیشنهادی اجرا می‌شود. این الگوریتم یک الگوریتم توزیع شده با پیچیدگی کم است که به‌طور ویژه برای شبکه بر تراشه نوری سه بعدی مناسب می‌باشد. در این الگوریتم، از مدل‌های چرخشی و روش سوئیچینگ مداری برای رزرو مسیریاب استفاده شده است.

- اگر مبدا و مقصد در یک لایه باشند فرآیند مسیریابی مشابه شبکه بر تراشه نوری دو بعدی عمل می‌کند. داده‌ها با استفاده از الگوریتم‌های مدل چرخشی و با در نظر گرفتن محدودیت‌های حرکت داده‌های نوری، به سمت IPcore مقصد هدایت می‌شوند.

جدول ۱. مقایسه میان روترهای نوری سه بعدی

Router	Type of PSE	Number of microring resonator	Number of waveguide crossing
7*7 Optical Router in [۵]	1*2 cross PSE	49	67
7*7 Optical Router in [۲۴]	1*2 cross PSE	30	47
6*6 Optical Router in [۲۵]	1*2 cross & 1*2 parallel PSE	18	19
7*7 Optical Router in [۲۵]	1*2 cross & 1*2 parallel PSE	26	27
7*7 Optical Router in [۲۶]	1*2 cross PSE	36	57
6*6 Optical Router in [۱۶]	1*2 cross & 1*2 parallel PSE	16	17
6*6 Optical Router in [۲۷]	2*2 PSE	12	9



شکل ۷: ساختار روتر نوری غیربلاک ۷ پورت پیشنهادی برای شبکه بر تراشه نوری سه بعدی

از آنجا که در طراحی روتر پیشنهادی، تعداد کمتری میکروریزینگ رزوناتور استفاده شده و ورودی و خروجی هر پورت در مجاورت یکدیگر قرار دارند، این روتر در مقایسه با روترهای نوری گزارش شده، فضای کمتری اشغال می‌کند و از پیچیدگی طراحی کمتری برخوردار است.

مقایسه عملکرد روتر پیشنهادی با روترهای نوری ذکر شده در بخش ۲-۴، در جدول ۲ به‌طور خلاصه ارائه شده است. این مقایسه نشان‌دهنده بهبودهای قابل توجه در بهینه‌سازی منابع و کاهش پیچیدگی‌های ساختاری است.

جدول ۳: الگوریتم مسیریابی پیشنهادی ما

Routing algorithm phases	Pseudo-codes
Phase 1	Determine the source node (x_s, y_s, z_s) and destination node (x_d, y_d, z_d)
Phase 2	If ($z_s \neq z_d$) then change source node to (x_s, y_s, z_d)
Phase 3	Running one of the turning model algorithms on our proposed router
Phase 4	Reserved path between the source and destination nodes in our proposed router with a circuit switching technique
Phase 5	Check current node with the destination node, if (x_s, y_s) \neq (x_d, y_d) then repeat phase 3 and phase 4, else path reservation end
Phase 6	Evaluate insertion loss at each path our proposed
Phase 7	Summing insertion loss values in phase 6, will be obtained insertion loss for each path
Phase 8	Evaluate power consumption at each path our proposed
Phase 9	Summing power consumption values in phase 7, will be obtained power consumption for each path
Phase 10	Repeat phase 2 to phase 9 for each other paths
Phase 11	Compare values of phase 10 (the most of insertion loss and power consumption is worst-case path, the least of insertion loss and power consumption is best-case path)
Phase 12	Choose best-case path to transfer optical data and choose turning model for our proposed router

جدول ۴: پارامترهای شبیه‌سازی

Simulation Parameter	Value
Laser power	20 db/m
Detector sensitivity Index	-15
Bandwidth	2.5Gb/s
Message size	1024 bit
Router buffer size	64 bits
Number of wavelength channels	16

شبیه‌سازی برای شبکه‌های سه بعدی با اندازه‌های مختلف $N \times N \times 3$ انجام شده است. اندازه‌های توپولوژی‌های مورد بررسی شامل $3 \times 3 \times 3$ ، $3 \times 4 \times 3$ ، $3 \times 5 \times 3$ و $3 \times 6 \times 3$ می‌باشند.

یکی از عوامل کلیدی در کاهش اتلاف نوری در شبکه‌های نوری روی تراشه، استفاده از روترهای نوری با حداقل تعداد ادوات نوری است. در جدول ۲، مقایسه‌ای میان تعداد ادوات نوری به‌کاررفته در ساختار روتر ۷ پورت پیشنهادی و روترهای موجود انجام شده است. برای ارزیابی عملکرد روتر پیشنهادی، روترهای ذکرشده در جدول ۲ را تحت شرایط یکسان شبیه‌سازی کرده‌ایم. نتایج حاصل از این شبیه‌سازی‌ها به دقت بررسی شده‌اند تا کارایی و بهبودهای ایجاد شده توسط طرح‌های پیشنهادی مشخص شود.

• اگر مبدا و مقصد در دو لایه متفاوت باشند ابتدا داده‌ها با استفاده از بعد Z به لایه مقصد منتقل می‌شوند. سپس، برای رسیدن به مقصد نهایی، از الگوریتم‌های مدل چرخشی برای مدیریت محدودیت‌های انتقال داده‌های نوری استفاده می‌شود. در این روش، همان‌طور که در بخش ۲-۲ بیان شد، ابتدا مسیر با استفاده از روش سوئیچینگ مدار رزرو شده و سپس داده‌های نوری از مبدا به مقصد منتقل می‌شوند. فاکتورهای کلیدی در این الگوریتم شامل حداقل اتلاف نوری و حداقل توان مصرفی هستند. این فاکتورها باعث می‌شوند که مسیر بهینه از میان چندین مسیر ممکن بین گره مبدا و مقصد انتخاب شود. با ارزیابی میزان اتلاف و توان مصرفی در مسیرهای مختلف، سه حالت بهترین، میانگین و بدترین ایجاد می‌شود که برای هر یک از الگوریتم‌های مدل چرخشی ارزیابی و مقایسه شده‌اند. نتایج این ارزیابی‌ها در بخش ۳-۴ ارائه شده است.

جدول ۳ مراحل شبه کد الگوریتم پیشنهادی را نشان می‌دهد. با اجرای این الگوریتم بر روی روتر، مسیر بهینه با کمترین اتلاف نوری و کمترین توان مصرفی بین هر مبدا و مقصد انتخاب می‌شود. به عبارتی، مسیری که از تعداد کمتری عناصر نوری برای عبور سیگنال در بستر ارتباطی نوری استفاده می‌کند، انتخاب می‌شود. این امر منجر به انتخاب مسیر بهینه و بهبود عملکرد کلی شبکه می‌شود.

این الگوریتم با بهینه‌سازی مسیرها، نه تنها کارایی شبکه را افزایش می‌دهد، بلکه مصرف انرژی را نیز به‌طور چشمگیری کاهش می‌دهد. با اجرای الگوریتم پیشنهادی بر روی روتر مسیر بهینه با کمترین اتلاف و کمترین توان مصرفی بین هر مبدا و مقصد انتخاب می‌شود. عبارتی دیگر، مسیری که از تعداد کمتری عناصر نوری برای عبور سیگنال در بستر ارتباط نوری قرار دارد انتخاب می‌شود که منجر به انتخاب مسیر بهینه می‌شود.

۴- نتایج شبیه‌سازی و مقایسه

برای ارزیابی روترهای نوری پیشنهادی، از شبیه‌سازی بر روی بستر نرم‌افزار Omnet++ استفاده کرده‌ایم [۳۱-۲۸]. این شبیه‌ساز ابزاری قدرتمند برای تحلیل و طراحی شبکه‌های نوری مختلف است. Omnet++ محیطی آماده برای طراحی روترهای مبتنی بر میکروریزینگ رزوناتور و قرار دادن آن‌ها بر روی انواع توپولوژی‌ها را فراهم می‌کند. در جدول ۴، پارامترهای تنظیم شده برای شبیه‌سازی طرح‌های پیشنهادی ارائه شده است.

$$IL(R)_{i,j} = \sum IL_{CROSS} + \sum IL_{Bend} + \sum IL_{Drop} + \sum IL_{Pass} \quad (1)$$

$IL(R)_{i,j}$ اتلاف از پورت i ام به پورت j ام در روتر نوری R می‌باشد.

برای روتر نوری غیربلاک 7×7

$i, j \in \{North, East, West, South, Ipcore, Up, Down\}$

برای روتر عمودی

$i, j \in \{Up, Middle, Down\}$

فاکتوری که می‌تواند بر عبور سیگنال نوری تأثیرگذار باشد تعداد میکرورینگ‌های on-state در مسیر است. با توجه به اینکه در روتر نوری پیشنهادی تنها از ۱۸ میکرورینگ رزوناتور بترتیب برای برقراری اتصال هفت پورت استفاده می‌شود و نیازی به تغییر آدرس فیزیکی ورودی و خروجی نمی‌باشد در بالاترین مقیاس $12,92$ db اتلاف دارد که پیشرفت چشمگیری نسبت به موارد بررسی شده دیگر دارد. این روتر نسبت به سایر روترهای نوری موجود، در کاهش اتلاف شبکه نوری موجب بهبود عملکرد شبکه می‌شود.

عامل کلیدی که می‌تواند بر عبور سیگنال نوری تأثیرگذار باشد، تعداد میکرورینگ‌های در حالت on-state در مسیر است. در روتر نوری پیشنهادی، تنها از ۱۸ میکرورینگ رزوناتور به صورت متوالی برای برقراری اتصال بین هفت پورت استفاده می‌شود. این طراحی نیاز به تغییر آدرس فیزیکی ورودی و خروجی را از بین می‌برد. نتایج نشان می‌دهد که این روتر در بالاترین مقیاس مش، اتلافی معادل $12,92$ dB دارد که بهبود چشمگیری نسبت به سایر طرح‌های بررسی شده نشان می‌دهد. همچنین، این روتر نوری در مقایسه با سایر روترهای نوری موجود، با کاهش اتلاف در شبکه نوری، عملکرد شبکه را به طور قابل توجهی بهبود می‌بخشد.

این شبیه‌سازی‌ها نشان می‌دهند که استفاده از روترهای نوری با تعداد کمتر ادوات نوری نه تنها اتلاف نوری را کاهش می‌دهد، بلکه توان مصرفی و پیچیدگی ساختاری شبکه را نیز به طور چشمگیری بهبود می‌بخشد. این نتایج گامی مهم در جهت بهینه‌سازی شبکه‌های نوری روی تراشه محسوب می‌شوند. جهت بررسی عملکرد روتر پیشنهادی، روترهای ذکر شده در جدول ۲ را با شرایط یکسان شبیه‌سازی کرده و به بررسی نتایج حاصل از شبیه‌سازی پرداختیم.

۴-۱- تحلیل پارامتر اتلاف در روتر توری پیشنهادی

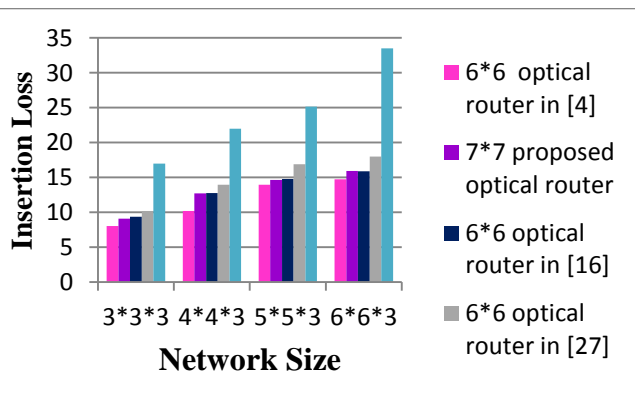
یکی از پارامترهای کلیدی در ارزیابی روترهای نوری پیشنهادی، اتلاف است. این پارامتر در توپولوژی مش و ساختارهای روتر نوری به دقت تحلیل و بررسی شده است. برای شبیه‌سازی، مقادیر اتلاف مطابق با جدول ۵ و بر اساس داده‌های منتشرشده در منابع معتبر تنظیم شده‌اند.

بر اساس نتایج شبیه‌سازی، نمودار شکل ۸ عملکرد روترهای نوری ۶ و ۷ پورت پیشنهادی را در توپولوژی مش نشان می‌دهد. روترهای پیشنهادی به دلیل استفاده از تعداد کمتر ادوات نوری و بهینه‌سازی ساختار، اتلاف کمتری را تجربه می‌کنند. این کاهش اتلاف منجر به بهبود کارایی شبکه و کاهش تضعیف سیگنال‌های نوری در مسیرهای انتقال داده می‌شود. نتایج نشان می‌دهند که روتر پیشنهادی نه تنها از نظر اتلاف نوری، بلکه از نظر توان مصرفی و پیچیدگی ساختاری نیز عملکرد بهتری دارد.

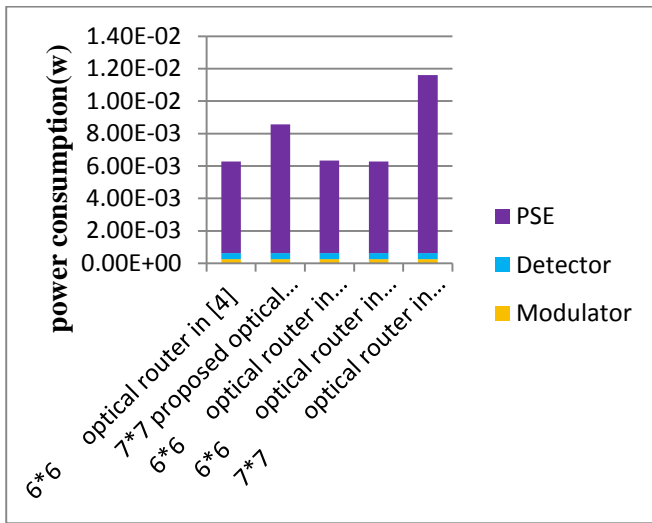
این تحلیل‌ها تأیید می‌کنند که طراحی‌های پیشنهادی گامی مهم در جهت بهینه‌سازی شبکه‌های نوری روی تراشه هستند و می‌توانند به طور قابل توجهی عملکرد کلی شبکه را بهبود بخشند. میزان اتلاف روترهای نوری پیشنهادی با استفاده از فرمول (۱) محاسبه شده است.

جدول ۵: پارامترهایی از اتلاف

Parameters	Value	Ref
waveguide crossing	0.15 db	[۲۱]
waveguide bending	0.005db/90°	[۲۱]
drop into a MRR	0.5 db	[۲۱]
pass by a MRR	0.005 db	[۲۱]



شکل ۸: حداکثر اتلاف در سایزهای متفاوت شبکه و روترهای مختلف برای مش در شبکه بر تراشه نوری سه بعدی



شکل ۹: توان مصرفی روتر ۷ پورت پیشنهادی در شبکه بر تراشه نوری سه بعدی

۳-۴- الگوریتم‌های مدل چرخشی

همان‌طور که در بخش ۳،۲ اشاره شد، الگوریتم‌های مسیریابی مبتنی بر مدل‌های چرخشی، از بن‌بست جلوگیری می‌کنند [۳۶-۳۷]. الگوریتم پیشنهادی ما که بر اساس این مدل‌های چرخشی طراحی شده است، بر روی روتر ۷ پورت پیشنهادی پیاده‌سازی شده و پارامترهای اتلاف و توان مصرفی در سه حالت بهترین حالت^۹، حالت میانگین^{۱۰} و بدترین حالت^{۱۱} مورد بررسی قرار گرفته‌اند.

نتایج حاصل از اجرای الگوریتم پیشنهادی بر روی روتر ۷ پورت، برای پارامترهای اتلاف و توان مصرفی، به ترتیب در شکل‌های ۱۰ و ۱۱ ارائه شده‌اند. این نتایج نشان می‌دهند که در شبکه‌های مش، الگوریتم‌های Odd-Even و West-First در مقایسه با سایر الگوریتم‌های مبتنی بر مدل چرخشی، کمترین میزان اتلاف و توان مصرفی را در هر سه حالت بهترین، میانگین و بدترین حالت دارند.

بنابراین برای استفاده بهینه از روتر پیشنهادی در شبکه بر تراشه نوری، توصیه می‌شود از الگوریتم‌های مسیریابی West-First و Odd-Even در فرآیند رزرو مسیر برای ارسال داده‌های نوری استفاده شود. این الگوریتم‌ها با ایجاد کمترین اتلاف و مصرف توان، کارایی شبکه بر تراشه نوری را به‌طور چشمگیری افزایش می‌دهند.

۲-۴- تحلیل پارامتر توان مصرفی در روتر نوری

پیشنهادی

پارامتر دیگری که در این مقاله مورد تجزیه و تحلیل قرار گرفته است، پارامتر توان مصرفی است. این پارامتر از دو بخش الکتریکی و نوری تشکیل شده است. اجزای الکتریکی شامل مدار درایوینگ مودلاتور driving circuit modulator و مدار رسیور receiver circuit هستند، در حالی که اجزای نوری شامل مودولاتور، دیتکتور و روتر نوری optical router می‌باشند. اجزای الکتریکی معمولاً توان مصرفی بالاتری نسبت به اجزای نوری دارند، اما اتلاف توان الکتریکی در همه روترها تقریباً یکسان است [۳]. در مقابل، اتلاف توان نوری به دلیل استفاده از مودولاتورها، دیتکتورها و سایر عناصر مؤثر در اتلاف نوری، در روترهای مختلف متفاوت است. از میان پارامترهای مرتبط با عناصر سویچینگ نوری، PSE ها بیشترین تأثیر را بر توان مصرفی دارند [۳]. جدول ۶ کلیه پارامترهای مرتبط با توان مصرفی را نشان داده است [۳۴-۳۵].

در محاسبه توان مصرفی، تعداد PSE های on-state در طول مسیر، عامل تعیین‌کننده است. در شش مسیر از روتر ۷ پورت پیشنهادی، نیازی به فعال‌سازی PSE، on-state وجود ندارد و کلیه PSE ها در حالت off هستند. در سایر مسیرها، حداکثر دو PSE در طول مسیر انتخابی در حالت on-state قرار می‌گیرند، که این امر به جلوگیری از هدر رفت توان مصرفی کمک می‌کند [۳]. در مقایسه با روتر ذکر شده در [۴، ۱۶، ۲۶، ۲۷]، با در نظر گرفتن مؤلفه PSE، روتر پیشنهادی تقریباً توان مصرفی مشابهی دارد. با این حال، در مقایسه با دو روتر ۷ پورت دیگر، بهبود قابل توجهی در توان مصرفی مشاهده می‌شود.

جدول ۶: پارامترهای شبیه‌سازی توان مصرفی

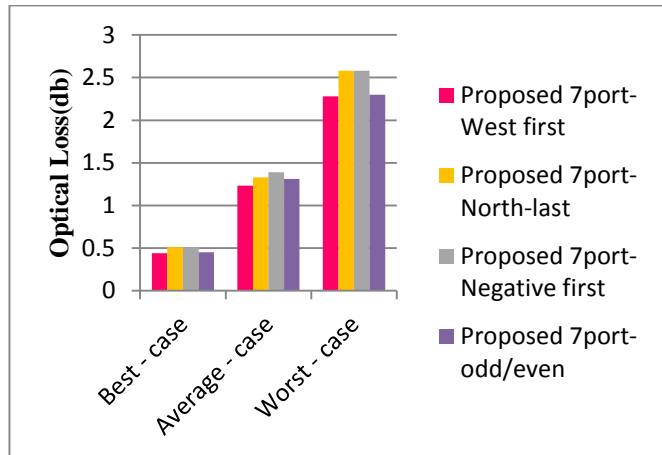
Parameter	Value
Modulator (dynamic energy)	85 fJ/bit
Modulator (static energy)	30 μw
Photo detector	50 fJ/bit
PSEs (dynamic energy)	375 fJ/bit
PSEs (static energy)	400 μw
Thermal ring tuning	100 μw/ring

¹¹ Worst Case

⁹ Best Case

¹⁰ Average Case

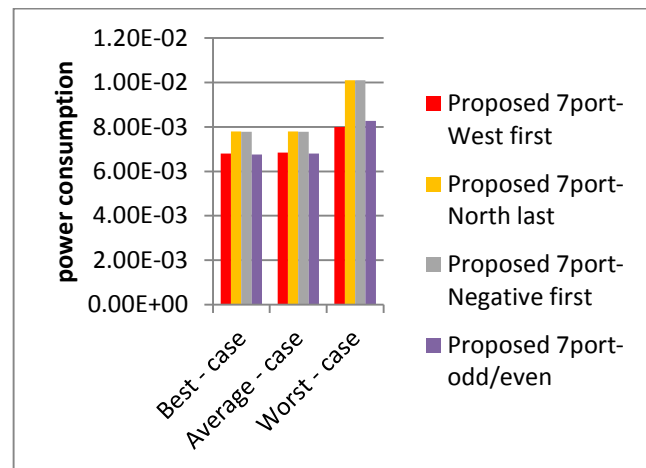
چشمگیری در مصرف توان نیز مشاهده شده است. نتایج شبیه‌سازی‌ها حاکی از آن است که در بررسی سه حالت بهترین حالت (Best Case)، حالت میانگین (Average Case) و بدترین حالت (Worst Case) در شبکه‌های مش سه بعدی نوری، الگوریتم‌های West-First و Odd-Even کمترین اتلاف و توان مصرفی را دارند. در شبکه‌های مش دوبعدی، الگوریتم Odd-Even به‌عنوان الگوریتمی با کمترین اتلاف و مصرف انرژی بر روی روتر نوری پیشنهادی شناخته شده است. این نتایج نشان می‌دهند که استفاده از روتر و الگوریتم پیشنهادی، کارایی شبکه‌های بر تراشه نوری را به‌طور قابل‌توجهی افزایش می‌دهد.



شکل ۱۰: اتلاف در الگوریتم‌های مدل چرخشی

مراجع

- [1] L. Weichen, T. Guiyu, L. Mengquan, "Autonomous Temperature Sensing for Optical Network-on-Chip". Journal of Systems Architecture, January 2020, 101650.
- [2] HUSEYÜİN T, KAYHAN M, "Scheduling Computation and Communication on a Software-Defined Photonic Network-on-Chip Architecture for High-Performance Real-Time Systems", Journal of Systems Architecture, October 2018, Pages 54-71.
- [3] S. Asadinia, M. Mehrabi, E. Yaghoubi, "Surix: Non-blocking and low insertion loss micro-ring resonator-based optical router for photonic network on chip," The Journal of Supercomputing, <https://doi.org/10.1007/s11227-020-03442-4>, 2020.
- [4] S. Asadinia, E. Yaghoubi, M. Mehrabi, "3D Mesh ONoC: Design of low Insertion Loss and Non-blocking Optical Router and Efficient Routing Algorithm," 14th International Conference on Information and Knowledge Technology (IKT), 2023, DOI: 10.1109/IKT62039.2023.10433045.
- [5] A.W. Poon, F. Xu, and X. Luo, "Cascaded active silicon micro resonator array cross-connect circuits for WDM networks-on-chip," in Proc. SPIE, vol. 6898, pp. 689812-689812-10, 2008.
- [6] Y. Ye et al., "3-D mesh-based optical network-on-chip for multiprocessor system-on-chip," IEEE Trans. Comput. -Aided Des. Integr. Circuits Syst., vol. 32, no. 4, pp. 584-596, Apr. 2013.
- [7] Ben Ahmed A, Ben Abdallah A, "Hybrid silicon-photonic network-on-chip for future generations of high-performance many-core systems," The Journal of Supercomputing, DOI: 10.1007/s11227-015-1539-0.
- [8] A. Reza, Sarbazi-Azad H, A. Khademzadeh, H. Shabani, Niazmand B, "A loss aware scalable topology for photonic on chip interconnection networks," The Journal of Supercomputing, DOI: 10.1007/s11227-013-1026-4.
- [9] Pengxing Guo, Weigang Hou, Lei Guo, Wei Sun, Chuang Liu, Hainan Bao, Luan H. K. Duong, and Weichen Liu, "Fault-Tolerant Routing Mechanism in 3D Optical Network-on-Chip based on Node Reuse," IEEE TRANSACTIONS ON PARALLEL AND DISTRIBUTED SYSTEMS.
- [10] J. Hao, Ting Zh, Yunchou Zh, X. Yuhao, D. Jincheng, Lei Zh, D. Jianfeng, Xin F and Lin Y, "Six-port optical switch for cluster-mesh photonic network-on-chip", Nanophotonics; 7(5): 827-835, 2018: 827-835,2018.
- [11] A. Shacham, K. Bergman, and L. P. Carloni, "Photonic networks-on-chip for future generations of chip multiprocessors," IEEE Trans. Comput., vol. 57, no. 9, pp. 1246-1260, Sep. 2008.
- [12] Y. Xie, W. Zhao, W. Xu, Y. Huang, and Z. Zhang, "Performance optimization and evaluation for mesh-based optical networks-on-chip," IEEE Photon. J., vol. 7, no. 4, Aug. 2015, Art. No. 7801412.



شکل ۱۱: توان مصرفی در الگوریتم‌های مدل چرخشی

۵- نتیجه گیری

در این مقاله، یک روتر نوری غیربلاک 7×7 پیشنهاد شده است که در مقایسه با روترهای نوری ۷ پورت موجود، از تعداد کمتری میکرورینگ رزوناتور استفاده می‌کند. علاوه بر این، یک الگوریتم مسیریابی جدید نیز ارائه گردیده که بر روی این روتر پیشنهادی اعمال می‌شود. هدف این الگوریتم، یافتن بهترین مسیر میان مبدأ و مقصد با کمترین اتلاف انرژی و توان مصرفی است تا مسیری بهینه با حداقل اتلاف و مصرف انرژی انتخاب شود. شبیه‌سازی‌های انجام شده بر روی شبکه‌های با ابعاد مختلف $3 \times N \times N$ نشان می‌دهند که روتر نوری پیشنهادی در مقایسه با روترهای نوری ۷ پورت موجود، بهبود قابل‌توجهی در پارامترهای اتلاف انرژی و توان مصرفی ایجاد می‌کند. به‌طور خاص، در شبکه‌ای با ابعاد $3 \times 6 \times 6$ ، روتر پیشنهادی کاهش 59.68% در میزان اتلاف انرژی در سطح شبکه بر تراشه نوری را نسبت به روترهای موجود نشان می‌دهد. همچنین، بهبود

- [26] Kexin Zhu, Huaxi GU, Yintang Yang, Wei Tan, Bowen Zhang, "A 3D multilayer optical network on chip based on mesh topology." *Photon Netw Commun.* 2016, DOI 10.1007/s11107-016-0627-2.
- [27] Muhammad R.Y, Ning Wu, Gaizhen Yan, A. Tanveer, Jinbao Z and Yuanyuan Z, "HoneyComb ROS: A 6 * 6 Non-Blocking Optical Switch with Optimized Reconfiguration for ONoCs." *Electronics* 2019, 8, 844; doi:10.3390/electronics8080844.
- [28] J. Chan, G. Hendry, A. Biberman, K. Bergman, Carloni L.P., "Phoenixsim: a simulator for physical-layer analysis of chip-scale photonic interconnection networks." 2010, Proceedings of the Conference on Design Automation and Test in Europe 691–696.
- [29] A. Varga, Hornig R., "An overview of the OMNeT++ simulation environment." In: Proceedings of the 1st International Conference on Simulation Tools and Techniques for Communications, Networks and Systems and Workshops, 2008, ICST (Institute for Computer Sciences, Social-Informatics and Telecommunications Engineering), p 60.
- [30] Varga A., "The OMNeT++ discrete event simulation system." In: Proceedings of the European Simulation Multi conference (ESM'2001), vol S 185. sn, p 65 The OMNeT++ discrete event simulation system.
- [31] J. Chan, A. Biberman, Lee B.G, Bergmann K., "Insertion loss analysis in a photonic interconnection network for on-chip and off-chip communications." "21st Annual Meeting of the IEEE Lasers and Electro-Optics Society, 2008, pp. 300-301, 9-13.
- [32] R. Ji, L. Yang, L. Zhang, Y. Tian, J. Ding, H. Chen, Y. Lu, P. Zhou, Zhu W., "Microring-resonator-based four-port optical router for photonic networks-on-chip." *Optics Express.* Vol. 19, No. 20, pp. 18945-18955.
- [33] Chaudhari B. S, Patil S. S., "Optimized designs of low loss non-blocking optical router for ONoC applications." 2019, (IJIT). DOI: 10.1007/s41870-019-00298-7.
- [34] J. Chan, G. Hendry, K. Bergman, Carloni L.P., "Physical-Layer Modeling and System-Level Design of Chip-Scale Photonic Interconnection Networks." *IEEE Trans. Computer-Aided Design of Integrated Circuits and Systems.* 2011, vol. 30, no. 10, pp. 1507-1520. DOI:10.1109/TCAD.2011.2157157.
- [35] Lee B. G, A. Biberman, D. Po, M. Lipson, Bergman K., "All-Optical Comb Switch for Multi wavelength Message Routing in Silicon Photonic Networks." 2008, *IEEE Photonics Technology Letters*, vol. 20, no. 10, pp. 767-769.
- [36] N Bagheri Renani, E Yaghoubi, "A Review of Optical Routers in Photonic Networks-on-Chip," A Literature Survey. *J. ADV COMP ENG TECHNOL.* 2018, 4(3) pp. 143-154
- [37] N.B. Renani, E. Yaghoubi, N Sadehnezhad, et al. "NLR-OP: a high-performance optical router based on North-Last turning model for multicore processors." *J Supercomput* ,2022, 78, 2442–2476. DOI: 10.1007/s11227-021-03920-3.
- [13] J. H. Lau, "Through-Silicon Vias for 3D Integration." New York, NY, USA: McGraw-Hill, 2012, ISBN-13 978-0071785143.
- [14] K. Zhu, H. Gu, Y. Yang, W. Tan, and B. Zhang, "A 3D multilayer optical network on chip based on mesh topology," *Photon. Netw. Commun.* vol. 2016, no. 3, pp. 293–299, 2016.
- [15] J. H. Lee, "Insertion Loss-Aware Routing Analysis and Optimization for a Fat-Tree-Based Optical Network-on-Chip," *IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems*, vol. 37. No. 3, pp. 559-572.
- [16] P. Guo, W. Hou, L. Guo, Q. Yang, Y. Ge, Liang H., "Low Insertion Loss and Non-Blocking Microring-Based Optical Router for 3D Optical Network-on-Chip," *IEEE Photonics Journal.* DOI:10.1109/JPHOT.2018.2796094.
- [17] P. Guo, W. Hou, and L. Guo, "Designs of low insertion loss optical router and reliable routing for 3D optical network on-chip," *Sci. China-Inf. Sci.*, vol. 59, no. 10, 2016, Art. No. 102302.
- [18] W. Hou, L. Guo, Q. Cai, and L. Zhu, "3D Torus ONoC: Topology design, router modeling and adaptive routing algorithm," in *Proc. IEEE Int. Conf. Opt. Commun. Netw.* 2014, pp. 1–4.
- [19] S. Asadnia, M. Mehrabi, E. Yaghoubi, "Non-Blocking and Multi Wavelength Optical Router Design based on Mach-zehnder Interferometer in 3-D Optical Network on Chip," *Majlesi Journal of Electrical Engineering*, 2021, DOI: <https://doi.org/10.52547/mjee.15.2.73>.
- [20] N. Dahir, T. Mak, Al-Dujaili R, Yakovlev A., "Highly adaptive and deadlock-free routing for three-dimensional networks-on-chip." *IET Computers & Digital Techniques.* 2013, Vol. 7, No. 6, pp. 255-263.
- [21] Chiu G.M., "The odd-even turn model for adaptive routing." *IEEE Transactions on Parallel and Distributed Systems*, "2000, Vol. 11, No. 7, pp. 729-738.
- [22] P. Bahrebar, Stroobandt D., "The Hamiltonian-based odd-even turn model for maximally adaptive routing in 2D mesh networks-on-chip." *Computers & Electrical Engineering*, 2015, Vol. 45, No. pp. 386-401.
- [23] A. Shacham, K. Bergman, Carloni L.P., "On the Design of a Photonic Network-on-Chip." "First International Symposium on Networks-on-Chip (NOCS'07), 2007, pp. 53-64, 7-9.
- [24] Huaxi Gu, Jiang Xu, 2009. "Design of 3D Optical Network on Chip", in *Proc. Conf.*, 2009, IEEE.
- [25] Yaoyao Ye, Xiaowen Wu, Mahdi N., "3-D Mesh-Based Optical Network-on-Chip for Multiprocessor System-on-Chip." *IEEE TRANSACTIONS ON COMPUTER-AIDED DESIGN OF INTEGRATED CIRCUITS AND SYSTEMS*, 2013, VOL. 32, NO. 4